



Mehdi Tahoori hat seit 2009 die Professur für Dependable Nano-Computing (Chair of Dependable Nano-Computing, CDNC) an der KIT-Fakultät für Informatik inne. Davor war er Associate Professor of Electrical and Computer Engineering an der Northeastern University, Boston, USA. Er erhielt seinen Doktorgrad (Ph.D.) und Master (M.Sc.) in Elektrotechnik von der Stanford University jeweils in 2003 und 2002 sowie seinen Bachelor (B.Sc.) in Technischer Informatik (Computer Engineering) von der Sharif University, Iran, im Jahr 2000.

Professor Tahoori hat über 300 Publikationen für Konferenzen und Zeitschriften verfasst und hält diverse Patente über verschiedene Aspekte von Zukunftstechnologien für das Design zuverlässiger und fehlertoleranter Rechensysteme. Er ist im organisatorischen und technischen Ausschuss verschiedener Konferenzen sowie Workshops in den Bereichen Design Automatisierung, Test und Zuverlässigkeit und Chefredakteur des Microelectronic Reliability Journals. Er ist Mitherausgeber des IEEE Design and Test Magazine, leitender Herausgeber des Springer Journal of Electronic Testing (JETTA) und Mitherausgeber von IET Computers and Digital Techniques. Er ist Tagungsleiter für das IEEE European Test Symposium 2019 und Programmleiter des IEEE VLSI Test Symposium 2018. Er erhielt den National Science Foundation CAREER Award und eine Vielzahl an Best Paper Nominierungen und Preise auf verschiedenen Konferenzen.

ÜBERBLICK UND ALLGEMEINES

Der Lehrstuhl Dependable Nano Computing (Chair of Dependable Nano-Computing, CDNC) erforscht zukünftige Technologien im Bereich der Architektur von Rechensystemen sowie energieeffizienten fehlertoleranten und sicheren Systemen durch zukünftige Nanotechnologien. Die Annäherung daran läuft auf mehreren Ebenen ab, so dass die Interaktion verschieden abstrahierter Stufen des Designs, von der Technologieebene über die Schaltungsebene bis hin zur Hardware-Software-Architektur, miteinbezogen werden. Wir untersuchen wie das Rechnen im Ultra-Low-Energy Bereich mit normally-off Rechenparadigmen ermöglicht werden kann, indem nichtflüchtiger Spintronic Speicher eingesetzt wird. Weiterhin untersuchen wir wie intelligente Ultra-Low-Cost-Sensoren durch druckbare elektronische Schaltungen (Printed Electronics) kosteneffizient für den Verbrauchermarkt realisiert werden können. Darüber hinaus beschäftigen wir uns mit kostengünstigen und energieeffizienten Designs für sichere und fehlertolerante Systeme, basierend auf zukünftigen Technologien für verschiedene Gebiete der Rechnerarchitekturen. Diese erstrecken sich von High-Performance Exascale Rechnern bis in den Bereich von eingebetteten Systemen und Internet of Things-Technologien (IoT).

ERGEBNISSE UND ERFOLGE

In 2018 hatten wir mehrere Veröffentlichungen auf dem Gebiet von Hardwaresicherheit, Printed Electronics, Non-Volatile Spintronic Memories und Reliable Computing.

Von unserem wissenschaftlichen Personal hat Dr. Rajendra Bishnoi für seine hervorragende Dissertation den European Design & Automation Association (EDAA) Award in der Kategorie neue Richtungen in Logic, Physical Design and CAD für Analog/Mixed-Signal, nano-scale & Emerging Technologies erhalten. Dr. Bishnoi promovierte im Jahr 2017 am Lehrstuhl für Dependable Nano Computing.

Desweiteren hat Xiaowei Feng, Doktorand im Promotionskolleg MERAGEM den Best Paper Award auf dem 59. MPC Workshop der IEEE German Section Solid-State Circuit Society erhalten.

Zweimal waren wir für Best Paper bei der IEEE Design, Automation & Test in Europe (DATE) Konferenz für unsere Arbeit im Bereich Hardware Security und Spintronic Memories nominiert.

Außerdem sind wir mit unserer Arbeit im Bereich Fault Attacks on FPGAs in die Endrunde bei der Cyber Security Awareness Week gekommen.

AUSGEWÄHLTE PUBLIKATIONEN

J. Krautter, D. R. E. Gnad, M. B. Tahoori: FPGAhammer: Remote Voltage Fault Attacks on Shared FPGAs, suitable for DFA on AES. In: *IACR Transactions on Cryptographic Hardware and Embedded Systems (TCHES)*. 2018.

A. T. Erozan, G.C. Marques, M.S. Golanbari, R. Bishnoi, S. Dehm, J. Aghassi-Hagmann, M. B. Tahoori: Inkjet Printed EGFET-based Physical Unclonable Function - Design, Evaluation, and Fabrication. In: *IEEE Transactions on Very Large Scale Integration Systems (TVLSI)*. 2018.

S. Wang, R. Wang, K. Chakrabarty, M. B. Tahoori: Multicast Testing of Interposer-Based 2.5D ICs: Test-Architecture Design and Test Scheduling. In: *ACM Transaction on Design Automation of Electronic Systems (TODAES)*. 2018.

A. Gebregiorgis, R. Bishnoi, M.B. Tahoori: A Comprehensive Reliability Analysis Framework for NTC Caches: A System to Device Approach. In: *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (TCAD)*. 2018.

A. Vijayan, S. Kiamehr, F. Oboril, K. Chakrabarty, M.B. Tahoori: Workload-aware Static Aging Monitoring and Mitigation of Timing-critical Flip-flops. In: *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (TCAD)*. 2018.

MITARBEITERINNEN UND MITARBEITER

Verwaltungspersonal

Iris Schröder-Piepka

Wissenschaftliches Personal

Samir Ben Dodo

Dr. Ing. Rajendra Bishnoi

Gabriel Cadilha Marques

Ahmet Turan Erozan

Xiaowei Feng

Anteneh Gebregiorgis

Dennis Gnad

Mohammad Saber Golanbari

Jonas Krautter

Sarath Mohanachandran Nair

Christopher Münch

Farhan Rasheed

Nour Sayed

Arunkumar Vijayan

Dennis Weller